

CLIPPEDIMAGE= JP405121714A

PAT-NO: JP405121714A

DOCUMENT-IDENTIFIER: JP 05121714 A

TITLE: SOLID-STATE IMAGE-PICKUP DEVICE AND MANUFACTURE THEREOF

PUBN-DATE: May 18, 1993

INVENTOR-INFORMATION:

NAME

AMIKURA, MASAAKI

ASSIGNEE-INFORMATION:

NAME

OLYMPUS OPTICAL CO LTD

COUNTRY

N/A

APPL-NO: JP03305696

APPL-DATE: October 25, 1991

INT-CL (IPC): H01L027/146

US-CL-CURRENT: 257/226

ABSTRACT:

PURPOSE: To provide a solid-state image-pickup device, employing a CMD having a small dark current, which can be formed without increasing the number of steps, and the manufacturing method for the above-mentioned device.

CONSTITUTION: An N<SP>-</SP> type channel layer 2 is formed on a P<SP>-</SP> type semiconductor substrate 1, and a gate oxide film 3 is formed by oxidization. Then, impurities are diffused by depositing polysilicon, and a gate electrode 4 is formed by photoetching. Subsequently, a heat treatment is conducted at 900°C or lower in an oxidizing atmosphere in such a manner that the thickness of the gate oxide film 3 in the center part of the lower section will be formed uniformly and that the thickness of the gate oxide film 3 of the lower corner part 11 becomes continuously thicker than the region of uniformly formed thickness part, and a silicon oxides film 5 is formed on the whole surface of the gate electrode 4.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-121714

(43)公開日 平成5年(1993)5月18日

(51)Int.Cl.⁵
H 01 L 27/146

識別記号
7210-4M

府内整理番号
F I
H 01 L 27/ 14

技術表示箇所
A

審査請求 未請求 請求項の数2(全4頁)

(21)出願番号 特願平3-305696

(22)出願日 平成3年(1991)10月25日

(71)出願人 000000376

オリンパス光学工業株式会社
東京都渋谷区幡ヶ谷2丁目43番2号

(72)発明者 綱倉 正明

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

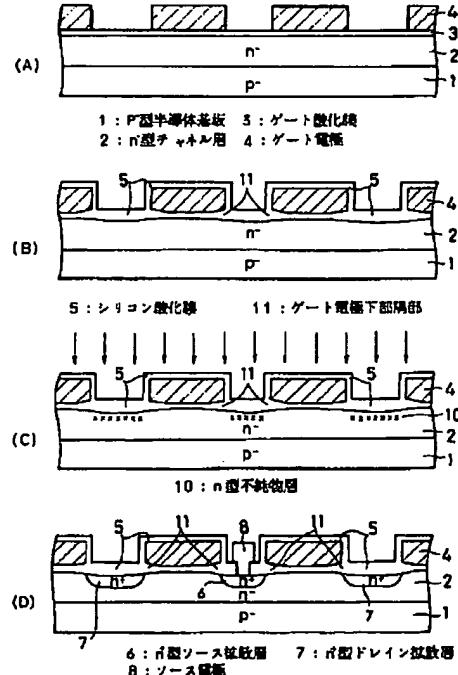
(74)代理人 弁理士 最上 健治

(54)【発明の名称】 固体撮像装置及びその製造方法

(57)【要約】

【目的】 工程数を増加することなく形成可能な、暗電流の小さいCMDを用いた固体撮像装置及びその製造方法を提供する。

【構成】 p⁻型半導体基板1上にn⁻型チャネル層2を形成し、酸化を行ってゲート酸化膜3を形成する。次いでポリシリコンを堆積して不純物を拡散し、写真蝕刻によりゲート電極4を形成する。次にゲート電極4の下部隅部11以外の下部中心部のゲート酸化膜3の厚さが一様で、下部隅部11のゲート酸化膜3の厚さが、一様な膜厚の領域よりも連続して厚くなるように、酸化性雰囲気で900℃以下の熱処理を行い、ゲート電極4の表面全体にシリコン酸化膜5を形成する。



【特許請求の範囲】

【請求項1】 電荷変調素子を用いた固体撮像装置において、前記電荷変調素子は半導体基板上にゲート酸化膜を介してゲート電極を備えており、前記ゲート酸化膜は、前記ゲート電極下部隅部以外の下部中心部の厚さが一様で、ゲート電極下部隅部の厚さが前記一様な膜厚の領域よりも連続して厚くなるように形成されており、且つ半導体基板に前記ゲート電極に対して自己整合的に形成されたn⁺型ソース及びドレイン拡散層を備えていることを特徴とする固体撮像装置。

【請求項2】 電荷変調素子を用いた固体撮像装置の製造方法において、半導体基板にゲート酸化膜を形成しその上に不純物を拡散したポリシリコンからなるゲート電極を形成したのち、酸化性雰囲気で900℃以下の熱処理を行い、前記ゲート酸化膜が前記ゲート電極下部隅部以外の下部中心部の厚さが一様で、ゲート電極下部隅部の厚さが前記一様な膜厚の領域よりも連続して厚くなるようとする工程を含むことを特徴とする固体撮像装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、暗電流低減対策を施したMIS型受光・蓄積部を有する電荷変調素子(Charge Modulation Device, 以下、単にCMDと称する)からなる固体撮像装置及びその製造方法に関する。

【0002】

【従来の技術】従来、MIS型受光・蓄積部を有する受光素子からなる固体撮像装置は、種々のものが提案され知られている。例えば、本件出願人は、すでにMIS型受光・蓄積部を有し且つ内部增幅機能をもつCMDを受光素子として用いた固体撮像装置を多々提案しており、その一例は、例えば特開昭61-84059号公報に開示されている。

【0003】次に、従来のMIS型構造のCMDを用いた固体撮像装置について説明する。図3は、本件出願人が先に提案した既知のCMDを受光素子として用いた固体撮像装置の一画素部分の構成を示す断面図である。図3において、101はp⁻型半導体基板、102は半導体基板101上にエピタキシャル法等により堆積したn⁻型エピタキシャル層であり、n⁻型チャネル層となるものである。103は上記n⁻型チャネル層102の表面に形成したゲート酸化膜であり、該ゲート酸化膜103の厚さは約200~500Åである。104はゲート酸化膜103上に形成したゲート電極で、例えばポリシリコン等で約1000Å以下の膜厚で形成されている。105はゲート電極104上に形成されたシリコン酸化膜である。106,107はそれぞれn⁺型ソース拡散層とn⁺型ドレイン拡散層で、上記表面全体にシリコン酸化膜105が形成されたゲート電極104に対して自己整合的に形成される。108はn⁺型ソース拡散層106上に形成されたソース電極である。

【0004】次に、このように構成された上記CMD受光素子の動作を簡単に説明する。図3において、上記ゲート電極104の上方から入射される入射光109により、信号電荷を発生させ、この信号電荷をゲート電極104の直下のn⁻型チャネル層102の表面に蓄積する。この信号電荷の蓄積により、n⁻型チャネル層102内を流れるn⁺型ソース拡散層106とn⁺型ドレイン拡散層107間の電子電流を変調するものである。

【0005】

10 【発明が解決しようとする課題】ところで、上記従来の構成の固体撮像装置においては、図3に示すように、n⁺型ドレイン拡散層107の接合深さが深く、不純物濃度が高いために、ゲート電極104直下のn⁺型ドレイン拡散層107の近傍において電界が集中し易く、欠陥等で発生した信号電荷が増倍され、ゲート電極104下のn⁻型チャネル層102表面に蓄積される。したがって上記信号電荷の増倍によって暗電流が増加し、これによりダイナミックレンジ及びS/N比等の劣化が生じ大きな問題となる。

20 【0006】また、上記ドレイン拡散層近傍での電界集中の緩和対策として、近時MIS型トランジスタ等の素子サイズ縮小に伴うドレイン拡散層近傍での電界緩和対策として用いられている、いわゆるLD (Lightly Doped Drain)構造的なものを適用することもできるが、その適用に当たっては、例えば、サイドウォール形成のための蝕刻工程等、工程数の増加があるため余り好ましくない。

【0007】本発明は、従来のCMDを受光素子として用いた固体撮像装置における上記問題点を解決するためになされたもので、工程数を増加することなく形成可能な、暗電流の小さいCMDを用いた固体撮像装置、及びその製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段及び作用】上記問題点を解決するため、本発明は、電荷変調素子を用いた固体撮像装置において、前記電荷変調素子は半導体基板上にゲート酸化膜を介してゲート電極を備えており、前記ゲート酸化膜は、前記ゲート電極下部隅部以外の下部中心部の厚さが一様で、ゲート電極下部隅部の厚さが前記一様な膜厚の領域よりも連続して厚くなるように形成されており、且つ半導体基板に前記ゲート電極に対して自己整合的に形成されたn⁺型ソース及びドレイン拡散層を備えて構成するものである。

【0009】このように構成された固体撮像装置においては、ゲート電極下部隅部のゲート酸化膜の厚さが、下部中心部よりも厚くなるためゲート電極直下のn⁺型ドレイン拡散層近傍における電界集中が緩和され、余分な信号電荷の増倍が抑制される。これにより暗電流は低減され、暗電流によるダイナミックレンジ及びS/N比等の劣化が防止される。

【0010】また、本発明に係る固体撮像装置の製造方法は、電荷変調素子を用いた固体撮像装置の製造方法において、半導体基板にゲート酸化膜を形成しその上に不純物を拡散したポリシリコンからなるゲート電極を形成したのち、酸化性雰囲気で900℃以下の熱処理を行い、前記ゲート酸化膜が前記ゲート電極下部隅部以外の下部中心部の厚さが一様で、ゲート電極下部隅部の厚さが前記一樣な膜厚の領域よりも連続して厚くなるようにする工程を含むことを特徴とするものである。

【0011】この製造方法により、ゲート電極下部隅部のゲート酸化膜の厚さが厚くなり、ゲート電極直下のn⁺型ドレイン拡散層近傍の電界集中が緩和でき、工程数が増大するLDD構造を適用しなくとも、暗電流が小さく、ダイナミックレンジの低下やS/N比の劣化等のないCMDを用いた固体撮像装置を、比較的簡単なプロセスで容易に製造することができる。

【0012】

【実施例】次に実施例について説明する。図1は、本発明に係る固体撮像装置及びその製造方法の実施例を説明するための製造工程図である。まず図1の(A)に示すように、p⁻型半導体基板1上にエピタキシャル法等を用いてn⁻型チャネル層2を形成し、その上に酸化性雰囲気で1000℃の酸化を行い、約200～400Åのゲート酸化膜3を形成する。続いて、LPCVD法等によりゲート電極4となるポリシリコンを出来上がりにて600～800Åとなるように所望の膜厚で堆積し、更にリン等のn型不純物を拡散して低抵抗化し、写真蝕刻により上記ゲート電極4を形成する。

【0013】次に図1の(B)に示すように、ゲート電極4の下部隅部11以外の下部中心部のゲート酸化膜3の厚さが一様で、ゲート電極4の下部隅部11のゲート酸化膜3の厚さが、上記一樣な膜厚の領域よりも連続して厚くなるように、酸化性雰囲気で900℃以下の熱処理を行い、上記ゲート電極4の表面全体にシリコン酸化膜5を形成する。なお、この時ゲート電極4下部以外のゲート酸化膜上も若干酸化される。

【0014】次に、図1の(C)に示すように、上記表面全体にシリコン酸化膜5が形成されたゲート電極4に対して自己整合的に、n型不純物、ここでヒ素を加速電圧80～150KeV、ドーズ量 $2 \times 10^{15} \sim 1 \times 10^{16} \text{ cm}^{-2}$ でイオン注入し、n型不純物層10を形成する。次に、図1の(D)に示すように、非酸化性雰囲気で600～1000℃のアニールを行い、n⁺型のソース及びドレイン拡散層6、7を形成する。その後、スパッタリング法等により電極膜を堆積し、写真蝕刻によりソース電極8等を形成し、CMDを受光素子として用いた固体撮像装置が完成する。

【0015】次に、図2に上記実施例のCMD受光素子を用いた固体撮像装置の暗電流を測定した結果を示す。図2は、信号電荷の蓄積電位と、その蓄積電位における暗電流の関係を示している。曲線aは、図3に示した従来方法で作成した固体撮像装置に対するもので、曲線bは本発明の実施例に基づいて作成した固体撮像装置に対するものである。図2より、ゲート電極直下のドレイン拡散層近傍の電界が大きくなる高蓄積電位側で、本発明に係る固体撮像装置の暗電流は、従来の固体撮像装置の暗電流の約1/2に低減されていることがわかる。

【0016】

【発明の効果】以上実施例に基づいて説明したように、本発明に係る固体撮像装置によれば、ゲート電極下部隅部におけるゲート酸化膜が厚くなるように形成されているので、ゲート電極直下のn⁺型ドレイン拡散層近傍の電界集中によって発生する暗電流を低減でき、該暗電流によるダイナミックレンジの低下、S/N比の劣化等を有効に防止できるCMDを用いた固体撮像装置を実現することができる。

【0017】また本発明に係る製造方法によれば、ゲート電極表面全体にシリコン酸化膜を形成する熱酸化処理における温度を900℃以下とすることによって、ゲート電極下部隅部のゲート酸化膜が厚くなり、ゲート電極直下のn⁺型ドレイン拡散層近傍の電界集中が緩和でき、工程数が増大するLDD構造を適用しなくても、暗電流が小さく、ダイナミックレンジの低下やS/N比の劣化等のないCMDを用いた固体撮像装置を比較的簡単なプロセスで容易に製造することができる。

【図面の簡単な説明】

【図1】本発明に係る固体撮像装置及びその製造方法の実施例を説明するための製造工程図である。

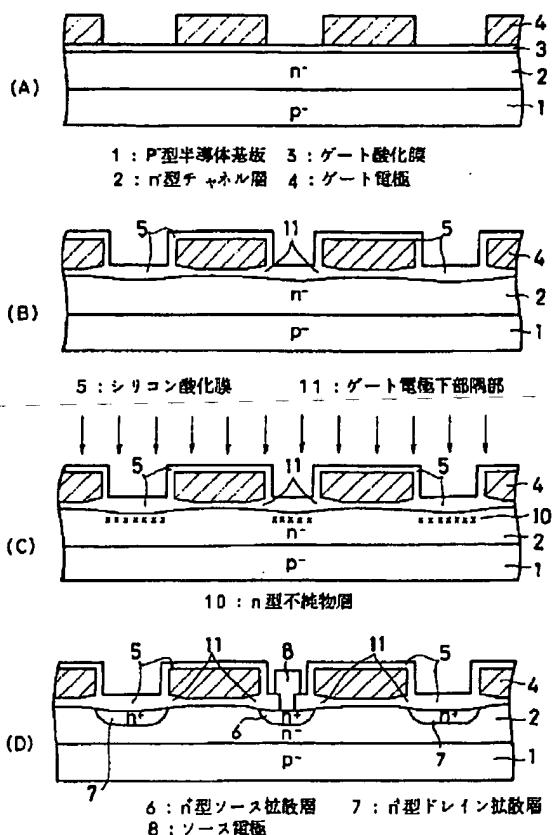
【図2】本発明に係る固体撮像装置と従来例の固体撮像装置における信号電荷の蓄積電位と暗電流の関係を示す図である。

【図3】従来のCMDを用いた固体撮像装置の一画素部分の構成を示す断面図である。

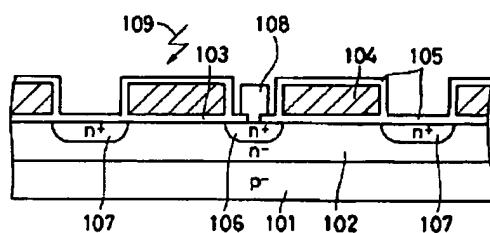
【符号の説明】

- 1 p⁻型半導体基板
- 2 n⁻型チャネル層
- 3 ゲート酸化膜
- 4 ゲート電極
- 5 シリコン酸化膜
- 6 n⁺型ソース拡散層
- 7 n⁺型ドレイン拡散層
- 8 ソース電極
- 10 n型不純物
- 11 ゲート電極下部隅部

【図1】



【図3】



【図2】

